

## PATENT ABSTRACTS OF JAPAN

Publication number : 07-234849

*CONNECTION COMMUNICATION SYSTEM BETWEEN  
PROCESSOR MODULES*

Processor modules 12 to 16, upon receiving a network fault from a line concentration 1-0, report it to a master processor module 11, which receives the fault information and specifies the fault place. At this time, a hub fault or hub adapter fault is specified. On the basis of the specified fault place, a switching object is specified and a switching procedure is reported to some or all of the processor modules 11 to 16. According to the specified switching object, an in-use hub 1-0 is switched over to a stand-by hub 1-1 or the hot standby switching of processor modules is performed to perform the system recovery processing.

\*\*\*\*\*

## PATENT ABSTRACTS OF JAPAN

Publication number : 07-074771 }

*STACKABLE HUB*

A self-state recognition circuit CI provided to an inter-hub connection means of hubs H1-H4 forming a stackable hub discriminates whether or not itself is to be connected to a trunk line B based on a state of a main power supply VDD and an operating state of a host hub and the connection to the trunk line B is controlled by a control means CR based on the result of discrimination. Furthermore, the state of the connection means is detected in addition to the result of discrimination and the control means CR controls the connection to the trunk line B in addition to the result of detection to improve the reliability more.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-74771

(43) 公開日 平成7年(1995)3月17日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/44 12/40		8732-5K 7341-5K	H 0 4 L 11/ 00	3 4 0 3 2 0

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願平5-215621

(22) 出願日 平成5年(1993)8月31日

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 富永 弘幸

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 須崎 悟

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 佐竹 禎

大阪府門真市大字門真1048番地松下電工株式会社内

(74) 代理人 弁理士 佐藤 成示 (外1名)

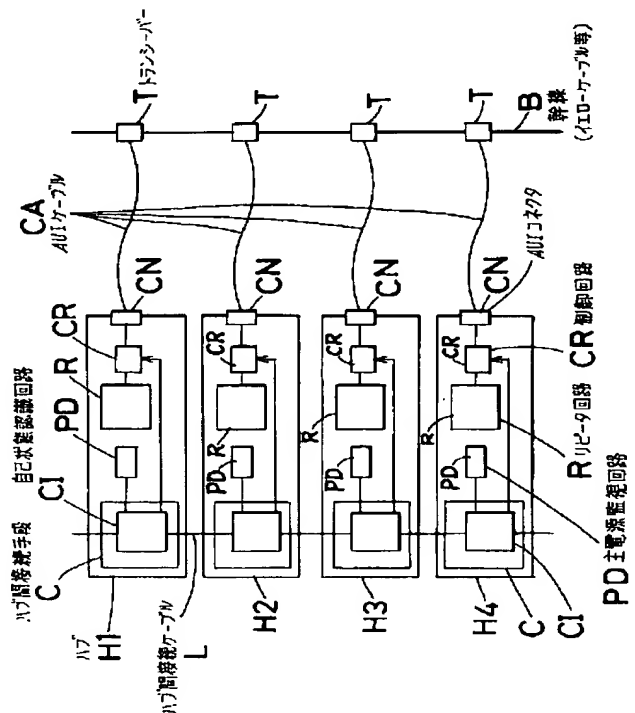
最終頁に続く

(54) 【発明の名称】 スタッカブルハブ

(57) 【要約】

【目的】 スタッカブルハブ間の通信の信頼性を向上させる。

【構成】 スタッカブルハブを構成する各ハブH1～H4のハブ間接続手段Cに設けた自己状態認識回路C1で、主電源V<sub>DD</sub>の状態と上位のハブの動作状態から自己が幹線Bへ接続されるべきか否かを判断し、この判断結果に基づいて、制御手段CRにより幹線Bへの接続を制御するのである。さらに、前記判断結果に加えて、前記接続手段の状態を検出するようにし、この検出結果も加味した上で、制御手段CRにより幹線Bへの接続を制御するようにすれば、より信頼性が向上する。



## 【特許請求の範囲】

【請求項 1】 複数台のハブを、ハブ間接続ケーブルと各ハブに設けられるとともにハブ間接続ケーブルを介して管理情報のやり取りを行うハブ間接続手段とにより接続してなるスタックブルハブにおいて、各ハブが幹線との接続手段を有し、各ハブのハブ間接続手段に、主電源の状態と上位のハブの動作状態から自己が幹線へ接続されるべきか否かを判断する自己状態認識部を設け、自己状態認識部の判断結果により、前記接続手段を介して幹線への接続を制御する制御手段を設けたことを特徴とするスタックブルハブ。

【請求項 2】 前記接続手段として AUI コネクタおよび AUI ケーブルを用いるとともに、接続手段を介しての通信の異常を検出する AUI ループバック検出回路を設け、前記制御手段では、AUI ループバック検出回路の出力と前記自己状態認識部の判断結果とにより幹線への接続を制御するようにしたことを特徴とする請求項 1 記載のスタックブルハブ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、LAN 等の通信機器を接続するための集線装置（ハブ）を複数台接続してなるスタックブルハブに関するものである。

## 【0002】

【従来の技術】 近年、パーソナルコンピュータやワークステーションの進歩に伴って、コンピュータ間を高速に通信する LAN 等の通信方式が普及してきている。これらの通信方式の中には、コンピュータ内に設置する通信ボードだけではなく、これらの通信ボード間の通信制御を行う通信制御機器を必要とするものがある。例えば、10BASE-T や CDDI という方式では、通信ボード以外にハブという集線装置を必要とする。ハブを用いた LAN システムの一例を図 6 に示す。この図 6 の構成では、通信ボードはパーソナルコンピュータ（以下、「パソコン」と呼ぶ）やプリンタの中に設置されている。これらのパソコン同士の通信制御装置がハブであり、パソコン PC1、PC2、PC3、プリンタ PR1 からのツイストペア線 TP1、TP2、TP3、TP4 がハブ H1、H2 へ集線される。ハブ H1、H2 間の接続はトランシーバケーブル Ct および同軸ケーブル Cd を介して行われる。

【0003】 ところが、LAN のような通信機器は、一度設置されると、接続されるコンピュータ機器の台数は増えていく傾向にある。コンピュータ機器が増えれば、必然的にハブ等の機器も増える。通信という性格上、相互接続されていないと意味が無いので、ハブ同士も接続する必要がある。通常、ハブではハブ同士の接続のためにバックボーンインターフェースが用意されているが、その配線および管理が面倒である。また、最近の傾向として機器設置後の管理を簡略化するために、ネットワー

ク管理機能付きハブが用いられることが多くなっているが、ネットワーク管理機能付きハブはネットワーク管理機能の無いハブと比較して高価であるので、機器を増設するための経済的負担増が大きい。

【0004】 以上の問題点を解決するための手段として、単体のハブをケーブル等の接続手段で複数台接続して、1 台の多ポートハブと等価な働きをするスタックブルハブという形態がある。このハブは、単体では従来のハブとして動作し、複数台接続したときは、全体で 1 つのハブとして動作し、複数台接続された機器の中に 1 台だけ管理機能付きハブがあれば、全体で 1 つの管理機能付きハブとして動作する、という特徴を有している。

【0005】 ここで、ケーブルで接続された 10BASE-T のスタックブルハブの概略構成を図 7 に示す。各ハブは単体でも動作する。ある機器に入ってきたデータは、その機器内部だけでなく、ケーブルで接続された機器全体で 1 つのハブとしてリピート動作する。また、管理機能付きハブ Hm は 1 台で、他のハブ Hi、Hj は管理機能がないが、この管理機能付きハブ Hm で他の管理機能なしのハブ Hi、Hj の管理も可能である。スタックブルハブでは、ハブ間の通信はハブ間接続ケーブル Lmi、Lij で簡単に接続できる。また、管理機能付きハブ Hm を 1 台だけ導入しておけば、後は安価な管理機能なしのハブ Hi、Hj、・・・を追加するだけで管理機能付きハブを追加導入するのと同じことができる。

【0006】 10BASE-T のスタックブルハブの回路構成例を図 8 に示す。各ハブ Hm、Hi、Hj 間はハブ間接続ケーブル Lmi、Lij によって接続される。管理機能なしハブ Hi、Hj は、ハブ間接続ケーブル Lmi、Lij を介してハブ間で通信したり、管理機能付きハブ Hm と管理情報をやり取りしたりするハブ間接続手段 Ci、Cj と、10BASE-T のリピータ動作を実現するためのリピータ手段 Ri、Rj とから構成される。管理機能付きハブ Hm は、管理機能なしのハブ Hi、Hj と同様の構成に加えて、ネットワーク管理のエージェント機能を実現するためのネットワーク管理エージェント手段 Am と、このネットワーク管理エージェント手段 Am とハブ間接続手段 Cm とのインターフェースを実現するためのリピータ部インターフェース手段 IFm とから構成される。

## 【0007】

【発明が解決しようとする課題】 各ハブ Hm、Hi、Hj の幹線となる同軸ケーブル Cd への接続は、特定の 1 台のハブのみが許されており、複数台のハブを同軸ケーブル Cd へ接続することは、衝突等のエラーが発生する等の理由によりできなかった。そのために、前記同軸ケーブル Cd へ接続された特定の 1 台のハブと同軸ケーブル Cd 間の接続不良や前記特定のハブの主電源の故障等が発生した場合に、スタックブルハブ間の通信ができな

## 3

いという信頼性上の問題があった。

【0008】本発明は、上記の点に鑑みてなしたものであり、その目的とするところは、スタッカブルハブ間の通信の信頼性を向上することのできるスタッカブルハブを提供することにある。

## 【0009】

【課題を解決するための手段】請求項1記載の発明は、複数台のハブを、ハブ間接続ケーブルと各ハブに設けられるとともにハブ間接続ケーブルを介して管理情報のやり取りを行うハブ間接続手段とにより接続してなるスタッカブルハブにおいて、各ハブが幹線との接続手段を有し、各ハブのハブ間接続手段に、主電源の状態と上位のハブの動作状態から自己が幹線へ接続されるべきか否かを判断する自己状態認識部を設け、自己状態認識部の判断結果により、前記接続手段を介して幹線への接続を制御する制御手段を設けたことを特徴とするものである。

【0010】請求項2記載の発明は、請求項1記載のものにおいて、前記接続手段としてAUIコネクタおよびAUIケーブルを用いるとともに、接続手段を介しての通信の異常を検出するAUIループバック検出回路を設け、前記制御手段では、AUIループバック検出回路の出力と前記自己状態認識部の判断結果とにより幹線への接続を制御するようにしたことを特徴とするものである。

## 【0011】

【作用】本発明のスタッカブルハブにあつては、スタッカブルハブを構成する各ハブのハブ間接続手段設けた自己状態認識回路で、主電源の状態と上位のハブの動作状態から自己が幹線へ接続されるべきか否かを判断し、この判断結果に基づいて、制御手段により幹線への接続を制御するのである。

【0012】さらに、前記判断結果に加えて、前記接続手段の状態を検出するようにし、この検出結果も加味した上で、制御手段により幹線への接続を制御するようにすれば、より信頼性が向上する。

## 【0013】

【実施例】以下、本発明の一実施例を図面にに基づき説明する。図1は、本発明の一実施例に係るスタッカブルハブを示すブロック図である。H1～H4はハブであり、各ハブH1～H4はハブ間接続手段Cとハブ間接続ケーブルLを介して順次接続される。また、各ハブH1～H4は、AUIコネクタCNおよびAUIケーブルCAを介してイエローケーブル等の幹線Bに接続される。ハブ間接続手段Cは、ハブH1～H4間での通信を行うための機能を有するとともに、自己状態認識回路CIを有してなる。自己状態認識回路CIは自己のハブが幹線Bへ接続すべきものか否かを判断するためのものであり、図2に示すように、アンドゲートG1およびエクスクルーシブオアゲートG2を含んでなる。各ハブには2種類の電源があり、VDDは各ハブに商用電源ケーブルにより供

## 4

給される主電源であり、VCCはハブ間接続ケーブルLを介して供給される供給電源である。従って、供給電源VCCは、ハブ自体の主電源VDDがオフの場合でも供給されるのである。アンドゲートG1の入力ピン1には上位のハブのアンドゲートG1の出力ピン3からの信号が入力され、入力ピン2には主電源監視回路PDを構成するバッファBAの出力が入力される。バッファBAの入力はアースに接続される。アンドゲートG1の出力ピン3は下位のハブのアンドゲートG1の入力ピン1に入力される。アンドゲートG1の各ピンの状態は図3のようになり、各々の状態をa～dとする。ここで、ピン1がハイレベル(H)であることは、上位のハブがアクティブ(幹線Bと接続され、通信可能な状態)でないことを示し、ローレベル(L)であることは、上位のハブがアクティブであることを示している。ピン2がハイレベル(H)であることは、自己の主電源VDDがオフされている状態を示し、ローレベル(L)であることは、自己の主電源VDDがオンされていることを示している。従って、ピン1がハイレベルかつピン2がローレベルである状態aであれば、自己のハブがアクティブ、つまり、幹線Bと接続すべきであるというように判断されるので、自己の主電源VDDがオン状態であれば、つまり、アンドゲートG1の入力ピン2がローレベル(L)である場合、アンドゲートG1のピン1とピン3を比較し、異なっていれば状態aと判断できる。従って、アンドゲートG1のピン1とピン3の信号をエクスクルーシブオアゲートG2に入力すれば、エクスクルーシブオアゲートG2の出力がハイレベルになれば自己のハブがアクティブになるべきであると判断できるのである。なお、アンドゲートG1は供給電源VCCで動作し、バッファBAとエクスクルーシブオアゲートG2は主電源VDDで動作するようにしている。

【0014】Rはリピータ手段を構成するIEEE802.3の10BASE-TのマルチポートリピータICである。CRは制御回路であり、自己状態認識回路CIからの出力信号に基づいてAUIの送受信の許可/不許可、つまり、幹線Bへの接続の許可/不許可の制御を行うものである。AUIの送受信が許可の場合は、自己のハブがAUIコネクタCN、AUIケーブルCAおよびトランシーバTを介して幹線Bに接続されるのである。なお、リピータ回路R、制御回路CRは主電源VDDで動作するようにしている。

【0015】次に、本実施例の動作を説明する。今、全てのハブの主電源VDDがオンされており、例えば、図1において、ハブH1が最上位のハブであるとする、アンドゲートG1の各ピンの状態は、図3の状態aのようになり、エクスクルーシブオアゲートG2の出力はハイレベルとなり、制御回路CRではAUIの送受信を許可するように制御することになり、アクティブ状態、つまり幹線Bに接続され通信可能な状態になる。ここで、下

## 5

位のハブH2では、アンドゲートG1の各ピンの状態が図3の状態cのようになり、エクスクルーシブオアゲートG2の出力はローレベルとなり、制御回路CRではAUIの送受信を許可しないように制御することになり、幹線との接続がされない状態となる。以下、さらに下位のハブH3、H4もハブH2と同様の状態となる。従って、ハブH1のみが幹線Bと接続され、通信可能な状態となるのである。

【0016】このような状態において、もし、何らかの原因で、ハブH1の主電源V<sub>DD</sub>がオフになったとすると、ハブH1では幹線Bを介しての通信ができなくなるとともに、ハブH1のアンドゲートG1の各ピンの状態は、図3の状態bのようになり、ハブH2のアンドゲートG1の入力ピン1にはハイレベルの信号が入力される。従って、ハブH2のアンドゲートG1の各ピンの状態は、図3の状態aのようになり、エクスクルーシブオアゲートG2の出力はハイレベルとなり、制御回路CRではAUIの送受信を許可するように制御することになり、アクティブ状態、つまり幹線に接続され通信可能な状態になる。ハブH2よりも下位のハブH3、H4は状態の変化はおきず、依然として幹線との接続がされない状態を維持するのである。従って、ハブH2のみが幹線Bと接続され、通信可能な状態となるのである。

【0017】この状態で、ハブH2の主電源V<sub>DD</sub>がオフになったとすると、上述の場合と同様にして、ハブH3のみが幹線Bと接続され、通信可能な状態となるのである。このように、上位のハブの主電源V<sub>DD</sub>がオフされると、順次下位のハブが幹線Bとの接続を行うように、自動制御され、常時、どれか1台のハブが幹線Bに接続される状態が維持できるのである。

【0018】次に、本発明の他の実施例を説明する。図4は本実施例を示すブロック図であり、本実施例は、上述の実施例において、自己認識回路CIでのアクティブにすべきか否かの判断をより信頼性高く行うようにしたものである。つまり、アクティブにすべきか否かの判断を、エクスクルーシブオアゲートG2の出力だけでなく、後述のAUIループバック検出回路RDの出力をも加味した上で判断するのである。AUIループバック検出回路RDは、AUIケーブルCAの断線等を検出するものであり、検出した場合にハイレベルの信号が出力されるようになっている。

【0019】本実施例の自己認識回路CIは、図5に示すように、図2で示した回路に加えて、アンドゲートG3、オアゲートG4およびノット回路Nを設けた構成になっている。アンドゲートG3には、エクスクルーシブオアゲートG2の出力信号およびAUIループバック検出回路RDの出力信号が入力される。そして、アンドゲートG3の出力信号が制御回路CRに入力され、アンドゲートG3の出力信号に基づいて制御回路CRにより、自己のハブが幹線に接続すべきか否かの制御がなされる

## 6

のである。ノット回路NはAUIループバック検出回路RDからの出力信号を反転させるものである。オアゲートG4にはアンドゲートG1の出力信号とノット回路Nの出力信号とが入力され、出力信号は下位のハブのアンドゲートG1のピン1に入力される。

【0020】次に、本実施例の動作を説明する。今、例えば、ハブH1のみが幹線Bに接続されているときに、ハブH1の主電源V<sub>DD</sub>がオフになったとすると、下位のハブH2のエクスクルーシブオアゲートG2の出力はハイレベルとなり、アンドゲートG3に入力される。ここで、ハブH2のAUIケーブルCA、トランシーバTを介しての通信が正常に行われる状態である場合には、AUIループバック検出回路RDからの検出信号（ハイレベルの信号）がアンドゲートG3の他方の入力端子に入力され、その結果、アンドゲートG3からハイレベルの信号が出力され、この出力信号により制御回路CRによりAUIの送受信を許可するように制御することになり、ハブH2が幹線Bに接続され通信可能な状態になる。ところが、ハブH2がAUIケーブルCAの断線等により幹線Bとの通信ができない状態であった場合には、AUIループバック検出回路RDから通信できない旨の信号（ローレベルの信号）がアンドゲートG3の他方の入力ピンに入力されるので、アンドゲートG3からはローレベルの信号が出力され、制御回路CRではハブH2を幹線Bに接続することを許可しない。一方、アンドゲートG1の出力信号（ローレベル）が入力されたオアゲートG4の他方の入力ピンには、AUIループバック検出回路RDから通信できない旨の信号（ローレベルの信号）がノット回路Nでハイレベルの信号に反転された信号が入力されるので、オアゲートG4の出力信号はハイレベルとなり、下位のハブH3のアンドゲートG1のピン1に入力される。その結果、ハブH3がアクティブとなり、AUIケーブルCA等に異常がなければ、ハブH3が幹線Bに接続されることになるのである。

【0021】このように、本実施例では、ハブのアクティブ/インアクティブ状態だけでなく、AUIケーブルの接続状態も加味した上でハブの幹線への接続の許可/不許可を判断しているのである。

## 【0022】

【発明の効果】以上のように、本発明のスタックブルハブによれば、スタックブルハブを構成する各ハブのハブ間接続手段設けた自己状態認識回路で、主電源の状態と上位のハブの動作状態から自己が幹線へ接続されるべきか否かを判断し、この判断結果に基づいて、制御手段により幹線への接続を制御するようにしたので、常時いずれかのハブが幹線に接続され、幹線を介しての通信ができるようになり、信頼性の高いスタックブルハブが提供できた。

【0023】さらに、前記判断結果に加えて、前記接続手段の状態を検出するようにし、この検出結果も加味し

た上で、制御手段により幹線への接続を制御できるようにすれば、より信頼性を向上させることができるのである。

【図面の簡単な説明】

【図 1】本発明の一実施例に係るスタッカブルハブのブロック図である。

【図 2】同上に係る自己状態認識回路の具体例を示す回路図である。

【図 3】同上に係る動作説明のための信号の状態図である。

【図 4】本発明の他の実施例に係るスタッカブルハブのブロック図である。

【図 5】同上に係る自己状態認識回路の具体例を示す回路図である。

【図 6】本発明に係る LAN システムの一例を示すシステム構成図である。

【図 7】本発明に係るスタッカブルハブの概略構成図である。

【図 8】同上に係る回路構成図である。

【符号の説明】

H1 ハブ

H2 ハブ

H3 ハブ

H4 ハブ

C ハブ間接続手段

L ハブ間接続ケーブル

CI 自己状態認識回路

PD 主電源監視回路

R リピータ回路

CR 制御回路

CN AUIコネクタ

10 CA AUIケーブル

T トランシーバ

B 幹線

RD ループバック検出回路

BA バッファ

G1 アンドゲート

G2 エクスクルーシブオアゲート

G3 アンドゲート

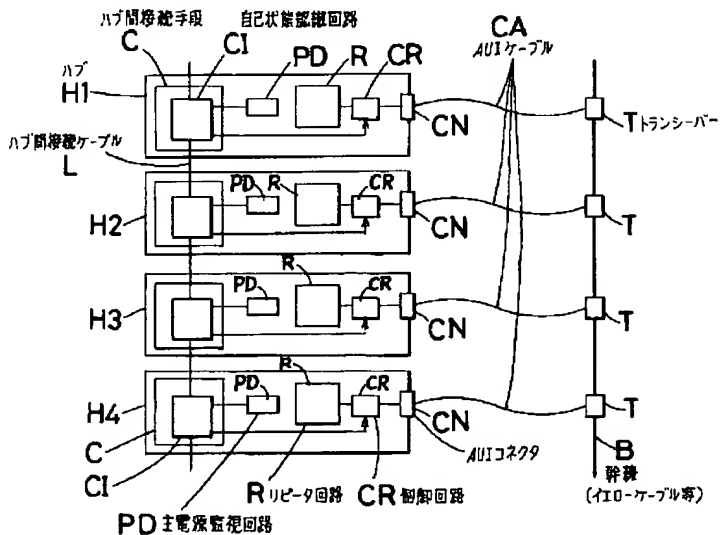
G4 オアゲート

N ノット回路

20 VDD 主電源

VCC 供給電源

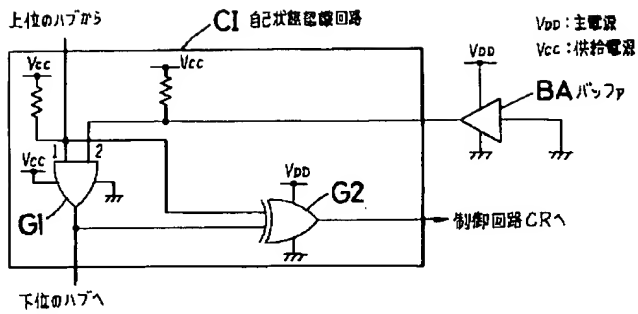
【図 1】



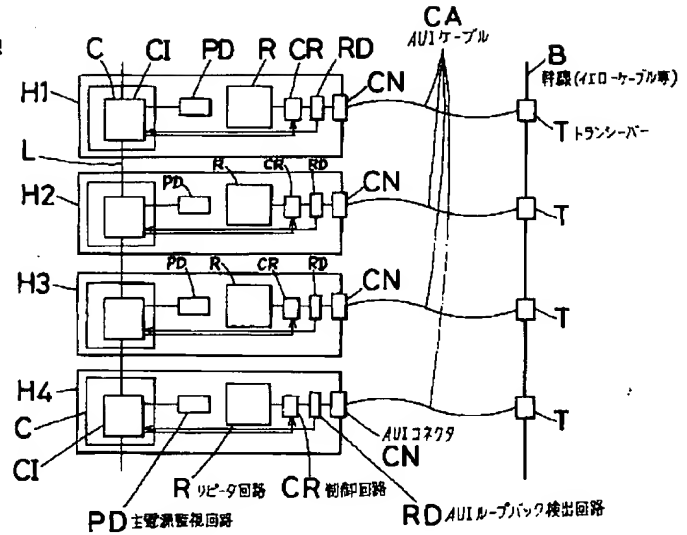
【図 3】

ピン 1	ピン 2	ピン 3	状 態
H	L	L	a
H	H	H	b
L	L	L	c
L	H	L	d

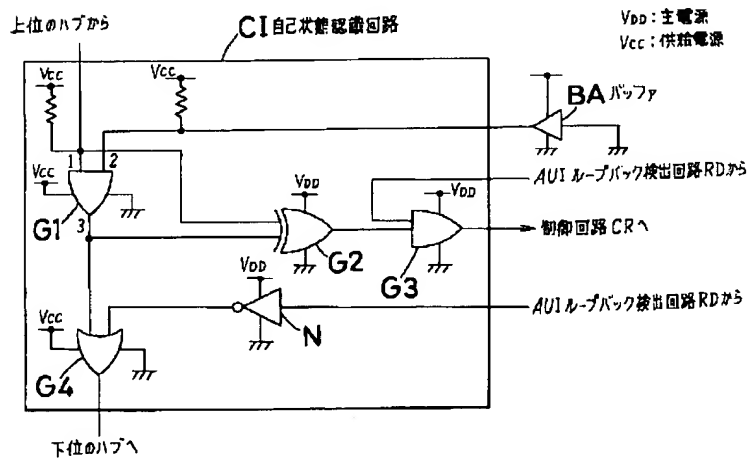
【図 2】



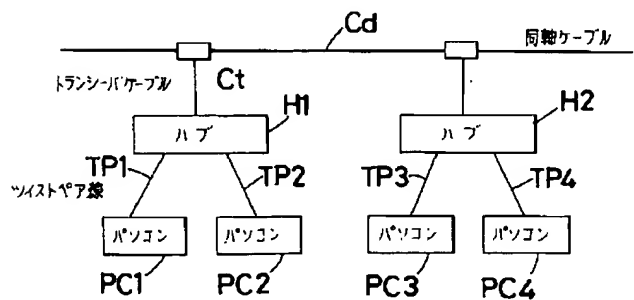
【図 4】



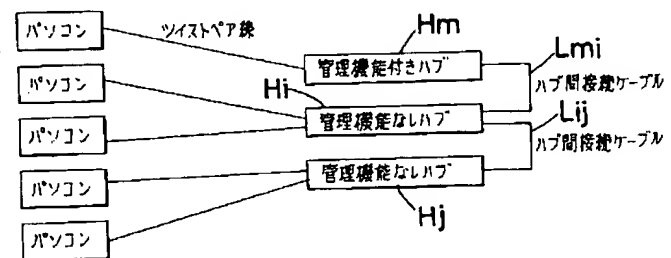
【図 5】



【図 6】



【図 7】



【图 8】

